

# **OPTOIN-16 EXTENDED**

**EDV-Nr.: A-1284**

16 Eingänge über Optokoppler  
(8 Eingänge interruptfähig)  
3 \* 16-Bit-Zähler - interruptfähig  
Waitstategenerator

## **Copyright<sup>®</sup> 2006 by Messcomp Datentechnik GmbH**

Diese Dokumentation ist urheberrechtlich geschützt. Alle Rechte sind vorbehalten.

Messcomp Datentechnik GmbH behält sich das Recht vor, die in dieser Dokumentation beschriebenen Produkte jederzeit und ohne Vorankündigung zu verändern.

Ohne schriftliche Genehmigung der Firma Messcomp Datentechnik GmbH darf diese Dokumentation in keinerlei Form vervielfältigt werden.

## **Geschützte Warenzeichen**

IBM PC, PC/XT und PC/AT sind geschützte Warenzeichen von International Business Machines (IBM).

BASIC ist ein geschütztes Warenzeichen von Dartmouth College. Turbo Pascal, Turbo C sind geschützte Warenzeichen von Borland. Quickbasic ist ein eingetragenes Warenzeichen von Microsoft. Powerbasic ist ein eingetragenes Warenzeichen von Robert S. Zale.

**wasco**<sup>®</sup> ist ein eingetragenes Warenzeichen.

## **Haftungsbeschränkung**

Die Firma Messcomp Datentechnik GmbH haftet für keinerlei, durch den Gebrauch der Interfacekarte OPTOIN-16<sub>EXTENDED</sub> und dieser Dokumentation, direkt oder indirekt entstandenen Schäden.

# Inhaltsverzeichnis

- 1. Produktbeschreibung**
- 2. Installation der OPTOIN-16<sub>EXTENDED</sub>**
- 3. Systemkomponenten**
  - 3.1 Blockschaltbild
  - 3.2 Adressierung
  - 3.3 Steckerbelegung
  - 3.4 16 Eingänge über Optokoppler
  - 3.5 3 \* 16 Bit Timerbaustein 8254
  - 3.6 24-Kanal-Ein-/Ausgabe über PIO 8255
  - 3.7 Interrupt-System
  - 3.8 Waitstate-Generator
- 4. Programmierung**
- 5. Zubehör**
  - 5.1 Passendes **wasco**<sup>®</sup>-Zubehör
  - 5.2 Anschlusstechnik (Anwendungsbeispiel)
  - 5.3 Einzelkomponenten zur Eigenkonfektionierung
- 6. Fehlersuche**
- 7. Technische Daten**
- 8. Produkthaftungsgesetz**
- 9. EG-Konformitätserklärung**

## **Anhang**

Programmierbarer Timer-Baustein 8254  
Programmierbarer I/O-Baustein 8255  
Programmierbarer Interrupt-Baustein 8259A

## 1. Produktbeschreibung

Die OPTOIN-16<sub>EXTENDED</sub> bietet 16 digitale Eingänge mit galvanischer Trennung. Die Potentialtrennung wird für jeden Kanal einzeln über hochwertige Optokoppler, die mit integrierter Schmitt-Trigger-Funktion ausgestattet sind, erreicht. Jedem Optokoppler ist zur Statusanzeige eine LED zugeordnet. Über leicht wechselbare, steckbar angebrachte Widerstandsarrays sind zwei verschiedene Eingangsspannungsbereiche einstellbar. Interruptauslösungen sind durch acht der 16 Optokopplereingänge oder zeitabhängig durch einen Timer/Zählerbaustein, kombiniert mit einem Quarzoszillator, realisierbar. Für sonstige Steueraufgaben befinden sich 24 digitale Ein-/Ausgänge, die TTL-kompatibel sind, auf der Karte. Die Signale der Eingangsoptokoppler liegen an einer 37poligen D-Sub-Buchse am Slotblech der Platine an. Die TTL-Ein-/Ausgänge und die Timersignale sind an einem 40poligen Pfostenstecker abgreifbar. Die Verlegung auf eine 37polige D-Sub-Buchse mit Slotblech ist über ein optionales Steckerverlegungs-Set möglich.

## **2. Installation der OPTOIN-16<sub>EXTENDED</sub>**

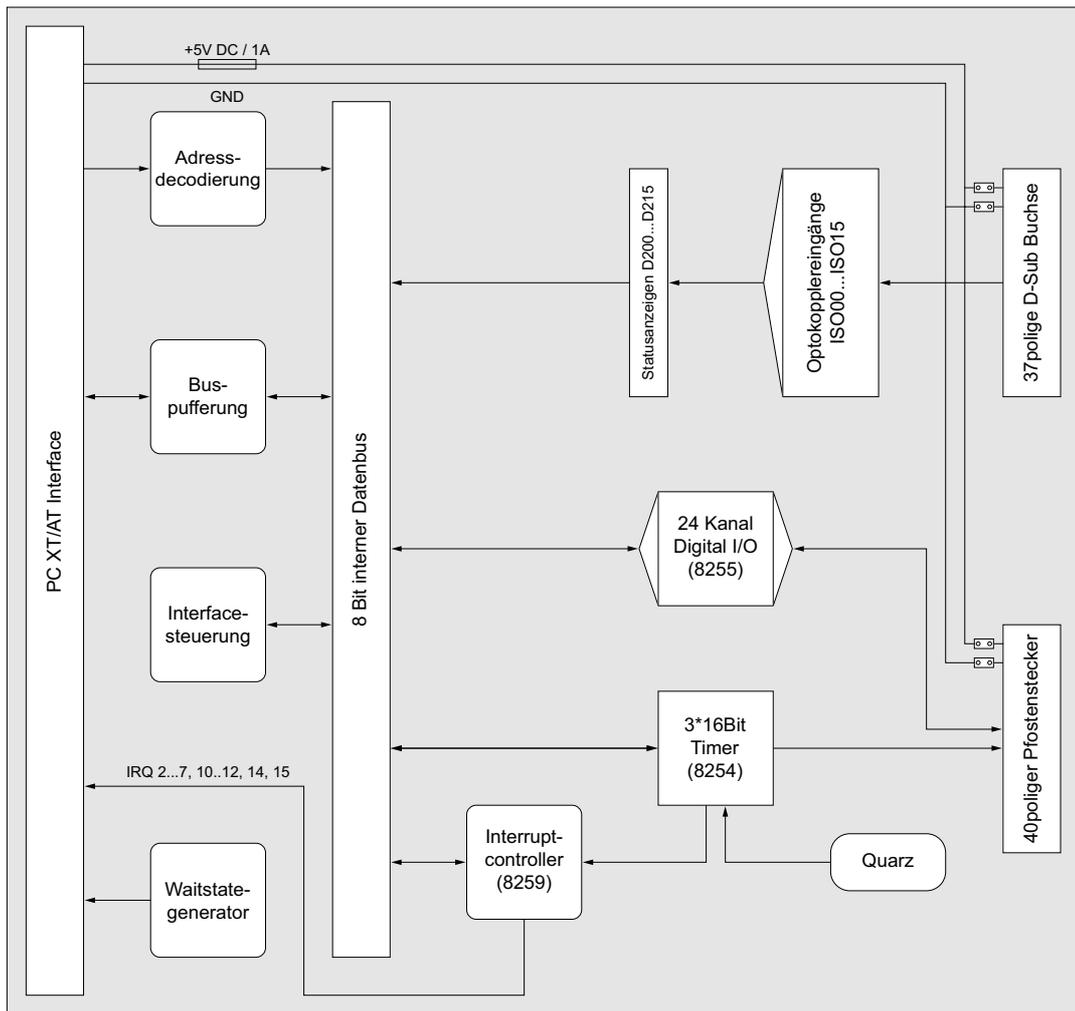
Bevor Sie mit dem Einbau der Adapterkarte beginnen, überzeugen Sie sich davon, dass der Rechner vom Netz getrennt oder zumindest ausgeschaltet worden ist. Beim Einbau der Interface-Karte OPTOIN-16<sub>EXTENDED</sub> in den laufenden Rechner können nicht nur die Karte selber, sondern auch andere Karten des PC's oder der Rechner zerstört werden.

Bevor Sie nun die Interface-Karte in einen beliebigen freien Steckplatz setzen, lesen Sie bitte das Kapitel über die Adresseinstellung, denn bei dieser Einstellmöglichkeit ist es nötig auf der Platine Dip-Schalter umzustellen. Die Adresseinstellung muss unbedingt vor dem Einbau der Interfacekarte geschehen, da ein Umstellen der Dip-Switches bei eingebauter Platine nicht mehr möglich ist.

Wählen Sie einen beliebigen freien Steckplatz aus und setzen Sie die Karte dort ein. Verschrauben Sie das Winkelblech, damit sich die Karte nicht während des Betriebs unter Einwirkung des Anschlusskabels aus ihrer Fassung lösen kann.

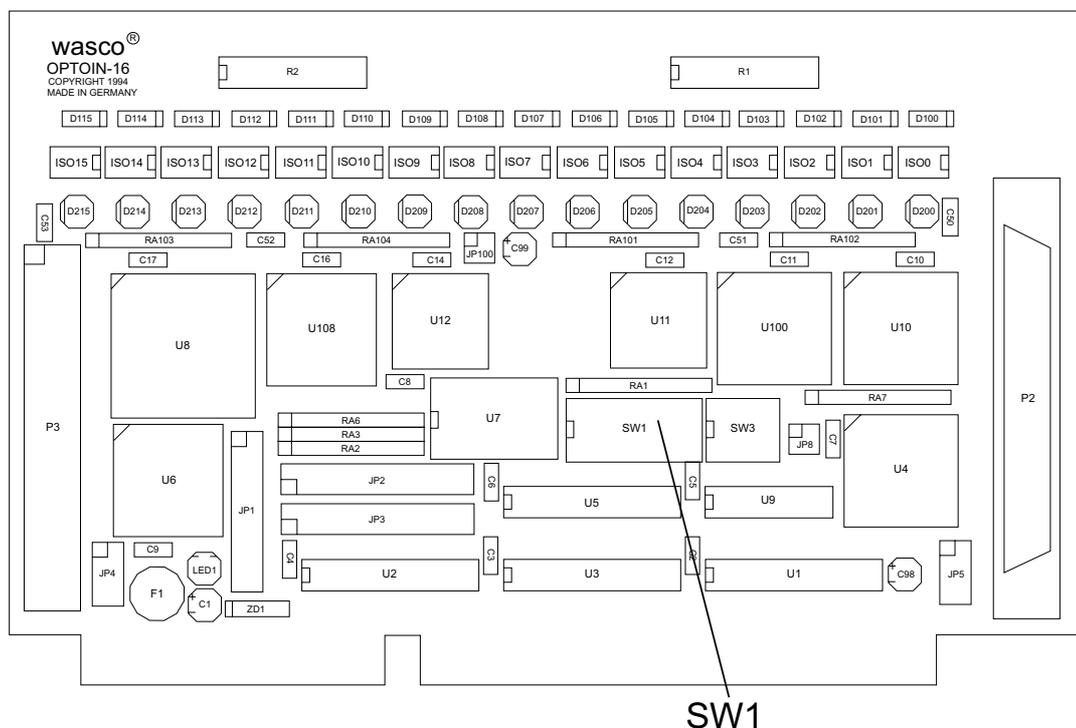
### 3. Systemkomponenten

#### 3.1 Blockschaltbild



### 3.2 Adressierung

Der Portadressbereich, unter dem die Bausteine angesprochen werden können, ist auf der Platine am Dipschalterblock SW1 durch Dip-Switches einstellbar:



Die Interfacekarte OPTOIN-16<sub>EXTENDED</sub> decodiert die Adressleitungen A4 bis A11. Für die Basis-Portadresse sind die Adressleitungen A4 bis A9 relevant, da in den PC's nicht der volle Adressbereich ausdecodiert wird. Die Dip-Schalter der Adressleitungen A10 und A11 müssen immer ON sein.

Achten Sie bei der Einstellung der Portadresse darauf, dass der ausgewählte Adressbereich von keiner anderen Peripheriekarte oder vom Computer selbst benutzt wird. Die Interfacekarte ist standardmäßig auf die Adresse 220h eingestellt. Sollte diese Adresse im Rechner bereits belegt sein, ist eine Adressänderung erforderlich. Dabei ist zu beachten, dass in den mitgelieferten Beispielpogrammen die Adressen dem eingestellten Adressbereich der Hardware angepasst werden.

### 3.2.1 Einstellung der Portadressen

Schalter SW1 Basisadresse	1 A4	2 A5	3 A6	4 A7	5 A8	6 A9	7 A10	8 A11
200h	ON	ON	ON	ON	ON	OFF	ON	ON
210h	OFF	ON	ON	ON	ON	OFF	ON	ON
220h	ON	OFF	ON	ON	ON	OFF	ON	ON
230h	OFF	OFF	ON	ON	ON	OFF	ON	ON
240h	ON	ON	OFF	ON	ON	OFF	ON	ON
250h	OFF	ON	OFF	ON	ON	OFF	ON	ON
260h	ON	OFF	OFF	ON	ON	OFF	ON	ON
270h	OFF	OFF	OFF	ON	ON	OFF	ON	ON
280h	ON	ON	ON	OFF	ON	OFF	ON	ON
290h	OFF	ON	ON	OFF	ON	OFF	ON	ON
2A0h	ON	OFF	ON	OFF	ON	OFF	ON	ON
2B0h	OFF	OFF	ON	OFF	ON	OFF	ON	ON
2C0h	ON	ON	OFF	OFF	ON	OFF	ON	ON
2D0h	OFF	ON	OFF	OFF	ON	OFF	ON	ON
2E0h	ON	OFF	OFF	OFF	ON	OFF	ON	ON
2F0h	OFF	OFF	OFF	OFF	ON	OFF	ON	ON
300h	ON	ON	ON	ON	OFF	OFF	ON	ON

### 3.2.2 Die Belegung der Portadressen im PC

<b>Portadresse</b>	<b>Funktion</b>
000h .. 00Fh	DMA-Controller
020h .. 021h	Interrupt-Controller
040h .. 043h	Zeitgeber (8253)
060h .. 063h	Systemregister (8255)
080h .. 083h	DMA-Seitenregister
0AXh	NMI-Interrupt-Register
0CXh	Reserviert
0EXh	Reserviert
100h .. 1FFh	nicht verwendet
200h .. 20Fh	Game-Port
210h .. 217h	Erweiterungseinheit
220h .. 24Fh	Reserviert
278h .. 27Fh	2. paralleler Drucker
2F8h .. 2FFh	2. serielle Schnittstelle
300h .. 31Fh	Prototypenkarte
320h .. 32Fh	Harddisk-Controller
378h .. 37Fh	paralleler Drucker
380h .. 38Fh	SDLC-Schnittstelle
3A0h .. 3AFh	Reserviert
3B0h .. 3BFh	Monochromadapter
3C0h .. 3CFh	Reserviert
3D0h .. 3DFh	Farbgrafikkarte
3E0h .. 3E7h	Reserviert
3F0h .. 3F7h	Floppy-Controller
3F8h .. 3FFh	serielle Schnittstelle

### 3.2.3 Aufteilung der Portadressen

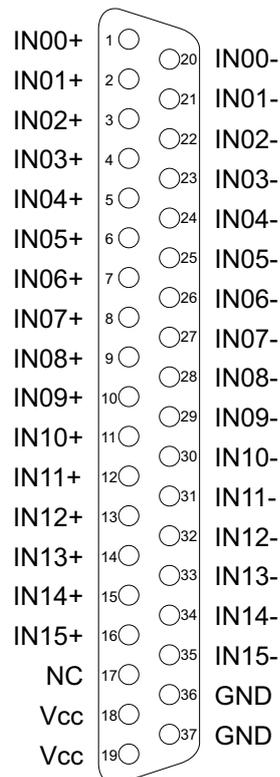
Adresse		Belegung
Basisadresse	+ Offset	
BA	+ 0	Eingänge IN00 bis IN07
BA	+ 1	Eingänge IN08 bis IN15
BA	+ 8	Schreib-Lesebuffer-Zähler0
BA	+ 9	Schreib-Lesebuffer-Zähler1
BA	+ A	Schreib-Lesebuffer-Zähler2
BA	+ B	Controll-Register/Timer
BA	+ C	PIC-IRR-ISR
BA	+ D	PIC-IMR

Bei Default-Basisadresse 220h ergibt sich z.B. folgender Adressbereich:

220h	Eingänge IN00 bis IN07	
221h	Eingänge IN08 bis IN15	
228h	Zähler0 - Schreib-Lesebuffer	(8254 - U6)
229h	Zähler1 - Schreib-Lesebuffer	(8254 - U6)
22Ah	Zähler2 - Schreib-Lesebuffer	(8254 - U6)
22Bh	Controll-Register	(8254 - U6)
22Ch	PIC - IRR-ISR	(8259 - U10)
22Dh	PIC - IMR	(8259 - U10)
22Eh	Übernahmebefehl - getaktete Betriebsart	

### 3.3 Steckerbelegung

Die D-Sub-Buchse P2 ist am Slotblech der Platine montiert. Ihr sind die Anschlüsse der Optokoppler zugeführt. Außerdem kann dieser Buchse die interne Versorgungsspannung (Vcc +5V) sowie die Masse (GND) des Rechners durch Setzen von Jumperbrücken am Jumperblock JP5 zugeführt werden. P2 der OPTOIN-16 ist kompatibel zu P2 der OPTOIO-16<sup>STANDARD</sup>, OPTOIO-16<sup>EXTENDED</sup>, OPTORE-16<sup>STANDARD</sup> und OPTORE-16<sup>EXTENDED</sup>.



**Vcc:**

Interne Versorgungsspannung (+ 5V) des Rechners. Hier niemals eine externe Spannung anlegen.

**GND:**

Masse des Rechners

**NC:**

Pin nicht belegt

Am Pfostenstecker P3 liegen die Anschlüsse des Timers und die Anschlüsse des PIO-Bausteins an. Zudem liegt an diesem Anschlussstecker nach Setzen von Jumperbrücken die interne Versorgungsspannung (Vcc +5V) und die Masse (GND) des Rechners an.

### P3 als Pfostenstecker

PA0	1	2	PA1
PA2	3	4	PA3
PA4	5	6	PA5
PA6	7	8	PA7
PB0	9	10	PB1
PB2	11	12	PB3
PB4	13	14	PB5
PB6	15	16	PB7
PC0	17	18	PC1
PC2	19	20	PC3
PC4	21	22	PC5
PC6	23	24	PC7
CLK0	25	26	G0
OUT0	27	28	CLK1
G1	29	30	OUT1
CLK2	31	32	G2
OUT2	33	34	GND
Vcc	35	36	GND
Vcc	37	38	NC
NC	39	40	NC

### P3 als D-Sub-Buchse

PA0	1	20	PA1
PA2	2	21	PA3
PA4	3	22	PA5
PA6	4	23	PA7
PB0	5	24	PB1
PB2	6	25	PB3
PB4	7	26	PB5
PB6	8	27	PB7
PC0	9	28	PC1
PC2	10	29	PC3
PC4	11	30	PC5
PC6	12	31	PC7
CLK0	13	32	G0
OUT0	14	33	CLK1
G1	15	34	OUT1
CLK2	16	35	G2
OUT2	17	36	GND
Vcc	18	37	GND
Vcc	19		GND

#### Vcc:

Interne Versorgungsspannung (+ 5V) des Rechners. Hier niemals eine externe Spannung anlegen.

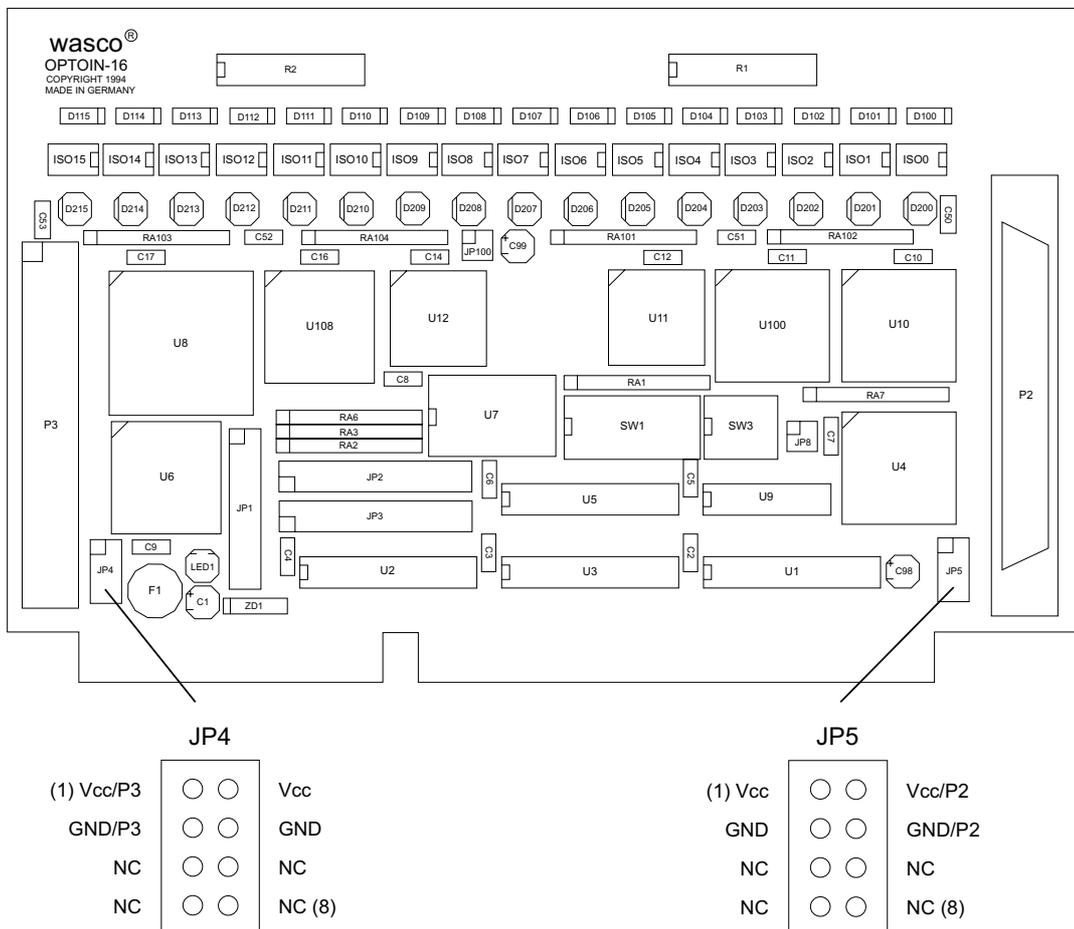
#### GND:

Masse des Rechners

#### NC:

Pin nicht belegt

Die Versorgungsspannung (Vcc +5V) und die Masse (GND) des Rechners liegt am Anschlussstecker P2 nur nach Setzen von Jumperbrücken am Jumperblock JP5 und am Pfostenstecker P3 nur nach Setzen von Jumpern an JP4 an. Die Belegung der Jumperblöcke entnehmen Sie bitte den folgenden Abbildungen.

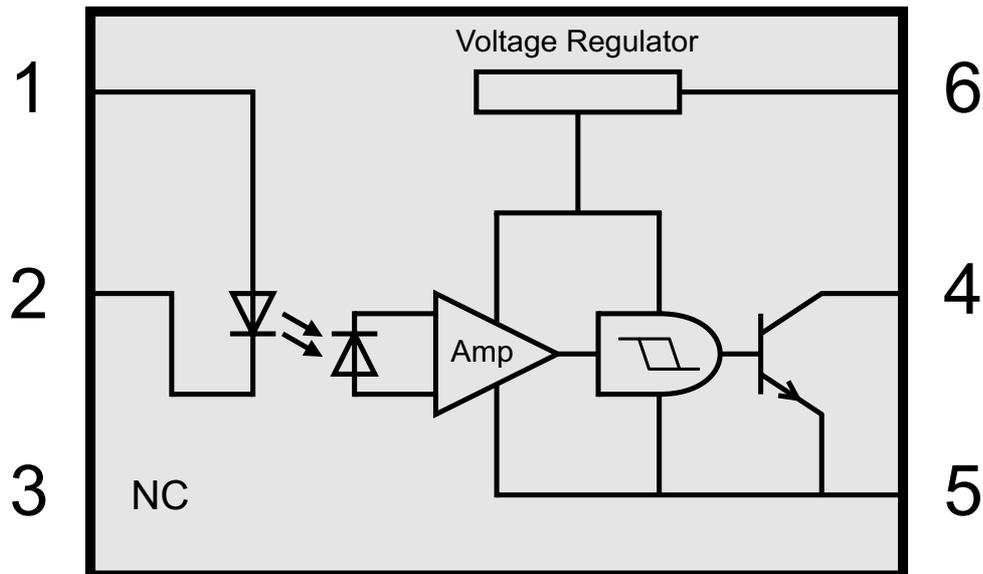


**Bitte beachten Sie:**

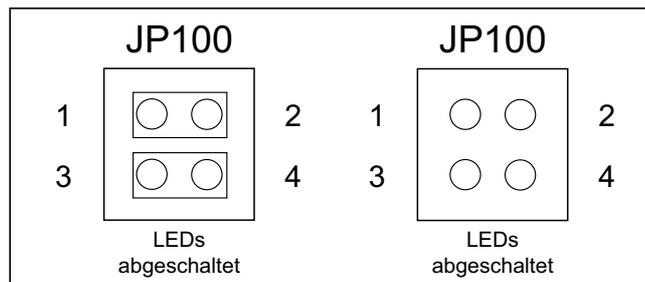
Nach dem Setzen der Jumper am Jumperblock JP4 und JP5 darf **nie-**  
**mals eine externe Spannung** an Pin Vcc und GND des entsprechenden Anschlusssteckers angelegt werden.

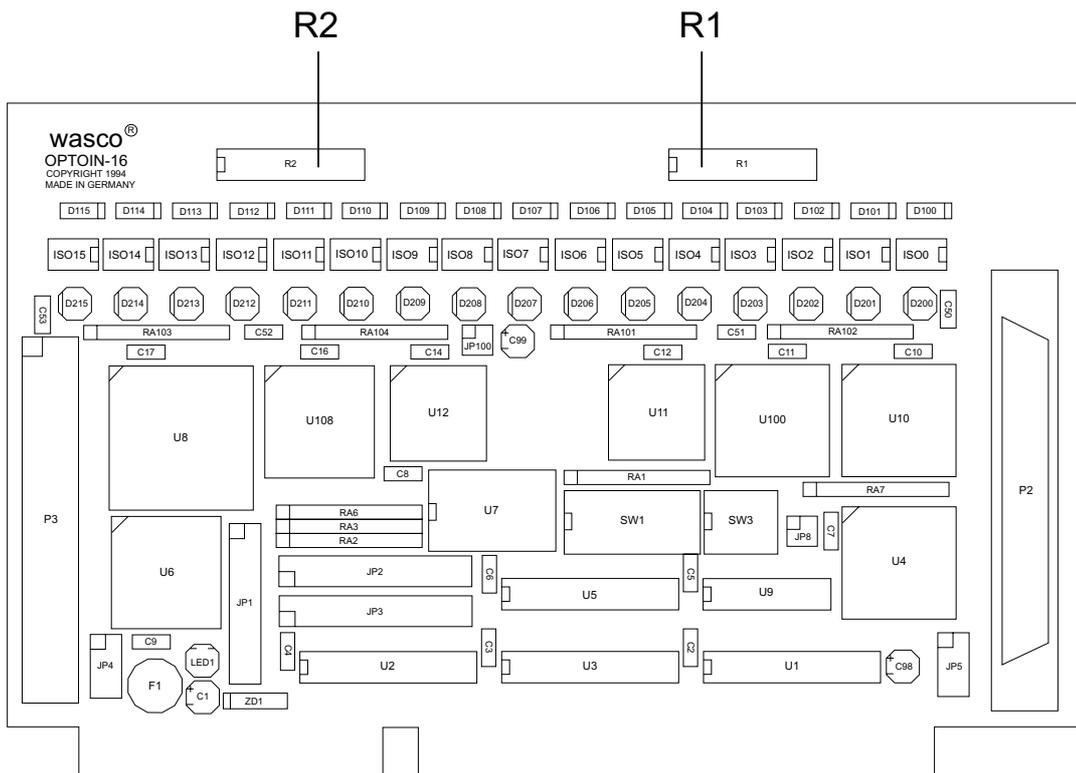
### 3.4 16 Eingänge über Optokoppler

Die OPTOIN-16<sub>EXTENDED</sub> ist eine 16-Kanal-Eingabekarte, deren galvanische Trennung mittels Optokoppler erreicht wird. Die Isolationsspannung zwischen Masse des Computers und Eingang beträgt 500 Volt, während die Spannung zwischen den Eingangskanälen auf 100 Volt begrenzt ist.



Bei der OPTOIN-16 ist zu jedem Optokoppler eine LED parallel geschaltet. Diese Statusanzeige ist mit dem Jumper JP100 zu- bzw. abschaltbar.





Durch Austausch der Widerstands-Arrays R1 und R2 können mit der OPTOIN-16 zwei Eingangsspannungsbereiche erreicht werden. Die Daten der zwei Eingangsspannungsbereiche entnehmen Sie bitte der folgenden Tabelle.

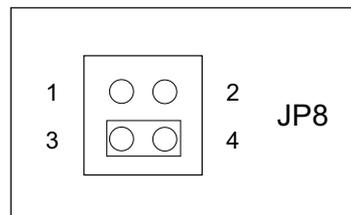
Widerstandsarray R1. R2	Kennung	low	high
1,0 KOhm	102	0...1,5 V	2,2...15 V
4,7 KOhm	472	0...4 V	7...30 V

### 3.4.1 Betriebsarten

Die Signalzustände an den Optokopplereingängen können bei der OPTOIN-16 in zwei unterschiedlichen Betriebsarten abgefragt werden. Die Betriebsart wird durch Setzen von Jumperbrücken festgelegt.

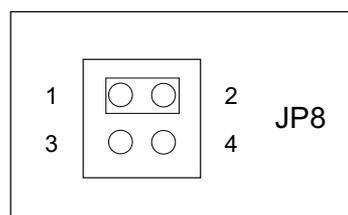
#### "Transparente" Betriebsart:

In der "transparenten" Betriebsart wird der unmittelbar bei der Ausführung des Lesebefehls am jeweiligen Eingangsport anliegende Signalzustand gelesen. Dazu muss am Jumperblock JP8 über die Pins 3-4 ein Jumper gesetzt werden.



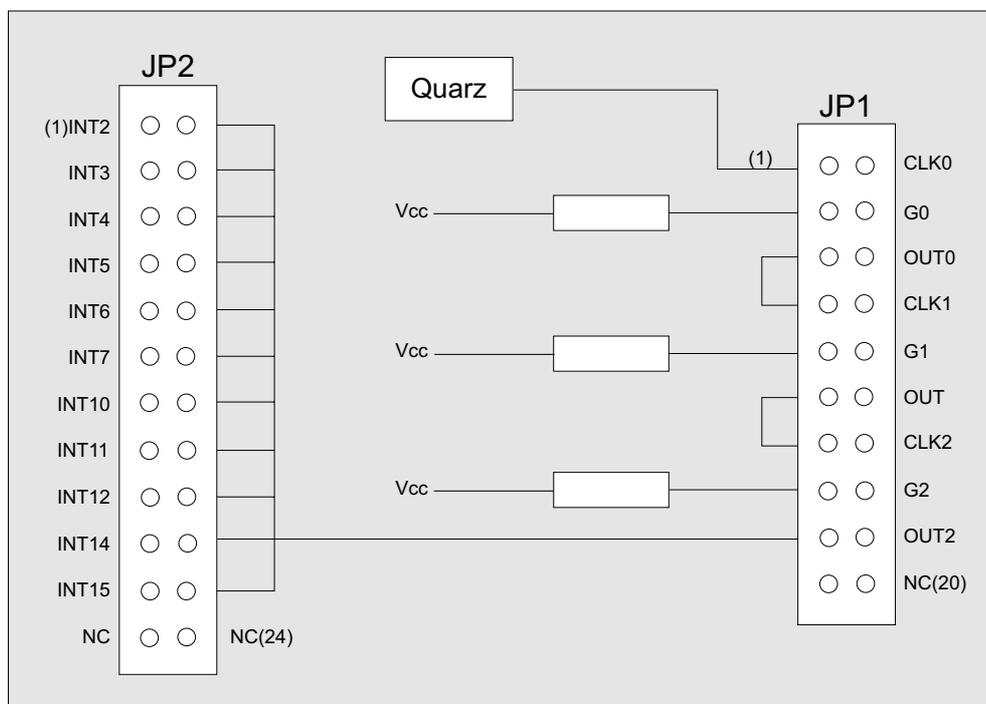
#### "Getaktete" Betriebsart:

Durch einen Jumper über die Pins 1-2 an JP8 ist die "getaktete" Betriebsart eingestellt. In dieser Betriebsart werden die unmittelbar bei der Ausführung des Übernahme-Taktbefehls (Schreiben eines beliebigen Wertes --> Basisadresse + Eh) an den Ports A und B anliegenden Signalwerte zwischengespeichert. Diese Werte bleiben bis zum nächsten Übernahmebefehl erhalten.



### 3.5 3 \* 16-Bit Timerbaustein 8254

Der Timerbaustein 8254 der OPTOIN-16<sub>EXTENDED</sub> enthält drei unabhängig voneinander arbeitende 16-Bit-Abwärtszähler, die in vielfältigen Zeitgeber-, Zähler- und Steuer-Anwendungen eingesetzt werden können. Die Takt- und Steuer-Eingänge sowie die Zähler-Ausgänge sind auf Pfostenstecker P3 herausgeführt (Steckerbelegung: siehe Kapitel 3.3). Über den Jumperblock JP1 können die drei Zähler in Reihe geschaltet, der Takteingang von Timer 0 mit dem 4MHz-Quarzoszillator verbunden sowie die Gate-Steureingänge über Strombegrenzungswiderstände auf "High" gelegt werden. Falls der Timerbaustein zur Generierung von zeitgesteuerten Interruptauslösungen eingesetzt werden soll, kann der Ausgang von Timer 2 zusätzlich über die Jumperblöcke JP1 und JP2 an einen IRQ-Eingang des Rechners gelegt werden.



Die Programmierung des Timerbausteins 8254 ist in Anhang A sowie innerhalb der Beispielprogramme erläutert.

### **3.6 24-Kanal-Ein-/Ausgabe über PIO 8255**

Zur digitalen Ein-/Ausgabe ist auf der OPTOIN-16 ein Schnittstellen-Baustein vom Typ 8255 vorhanden.

Der PIO-Baustein 8255 ist ein programmierbarer Mehrzweck-Ein-/Ausgabe-Baustein. Er hat 24 Ein-/Ausgabeanschlüsse, die in zwei Gruppen von je zwölf Anschlüssen getrennt programmierbar sind und im wesentlichen in drei Betriebsarten benutzt werden können.

In der ersten Betriebsart (Betriebsart 0) kann jede Gruppe von zwölf Ein-/Ausgabeanschlüssen in Abschnitten von acht bzw. vier Anschlüssen als Eingang oder Ausgang programmiert werden.

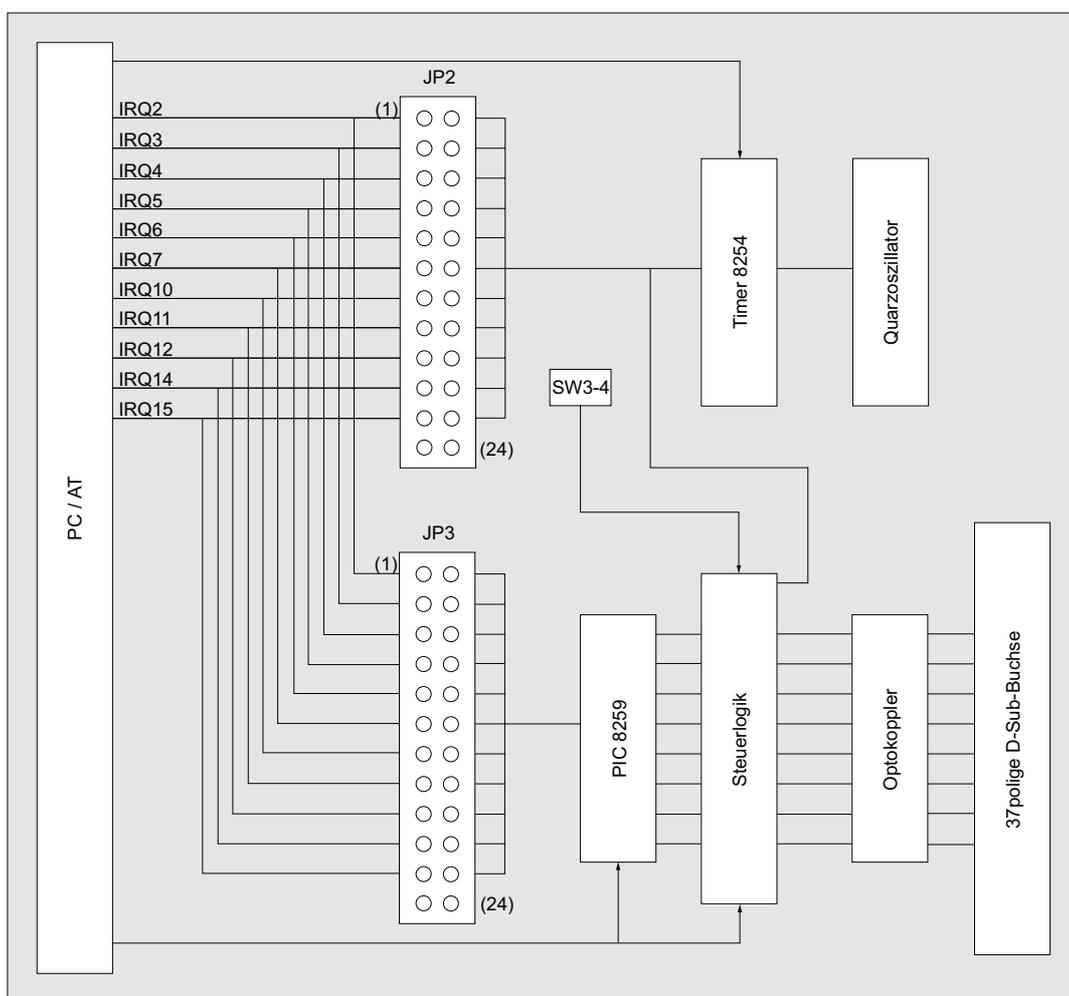
In der zweiten Betriebsart (Betriebsart 1) können acht Leitungen jeder Gruppe als Eingang oder Ausgang programmiert werden. Von den verbleibenden vier Anschlüssen werden drei für den Austausch von Quittungen und für Unterbrechungs-Steuersignale verwendet.

Die dritte Betriebsart (Betriebsart 2) kann als Zweiweg-BUS-Betriebsart bezeichnet werden. Hier werden acht Anschlüsse für einen Zweiweg-Bus eingesetzt. Die fünf weiteren Anschlüsse, von denen einer zur anderen Gruppe gehört, werden in diesem Fall für den Quittungsaustausch benutzt. Außerdem ist das direkte Setzen und Rücksetzen einzelner Bits möglich.

Die Programmierung des PIO-Bausteins 8255 ist in Anhang B sowie innerhalb der Beispielprogramme erläutert.

### 3.7 Interrupt-System

Das Interruptsystem der OPTOIN-16 lässt sich durch folgendes Blockschaltbild veranschaulichen:



Kernstück des Interruptsystems der OPTOIN-16<sub>EXTENDED</sub> ist ein Prioritäts-Interrupt-Controller vom Typ 8259, der Unterbrechungsanforderungen von seinen acht Eingängen an einen der Interrupt-Eingänge des Rechners weiterleitet. Die Auswahl dieses Rechner-IRQ's erfolgt über Jumper JP3. An die Eingänge des Interrupt-Controllers können mittels Dip-Schalter SW3-4 entweder die Optokoppler-Eingänge IN00..IN07 oder der Ausgang des Timerbausteins OUT2 zusammen mit den Eingängen IN01..IN07 gelegt werden.

Der Ausgang des Timerbausteins OUT2 kann aber auch getrennt vom Interrupt-Controller über Jumper JP2 auf einen anderen Rechner-IRQ weitergeleitet werden. Mit Hilfe des Timer-Bausteins sind zeitgesteuerte Interrupt-Auslösungen möglich.

### 3.7.1 Interrupteingänge / PIC 8259

Der PIC 8259 der OPTOIN-16<sub>EXTENDED</sub> ordnet aufgrund seiner Programmierung die Unterbrechungsanforderungen an seinen Eingängen IR0 bis IR7 nach Prioritäten, stellt fest, ob die Interrupt-Quelle überhaupt zugelassen ist und leitet die jeweils höchstprioräre Anfrage über die ausgewählte IRQ-Leitung an die CPU weiter. Für alle acht Interrupt-Eingänge existiert ein gemeinsamer Interruptvektor, der auf die gemeinsame Interrupt-Service-Routine zeigt. Innerhalb dieser Interrupt-Service-Routine kann dann durch Abfrage-Betrieb (Polling) die Prioritätsebene des anfordernden Interrupts festgestellt und in die entsprechende Unteroutine des Interrupt-Service-Programmes verzweigt werden.

#### 3.7.1.1 Grundeinstellungen

##### Auswahl der Interrupt-Eingänge

Mittels Dip-Schalter SW3-4 werden die Eingänge des Interrupt-Controllers festgelegt.

Im "OFF"-Zustand von SW3-4 sind die Optokoppler-Eingänge IN00..IN07 an die Eingänge R0..IR7 des Interrupt-Controllers gelegt. Ist SW3-4 "ON", so ist der Timerausgang OUT2 anstelle von Optokopplereingang IN00 an IR0 des PIC's geschaltet.

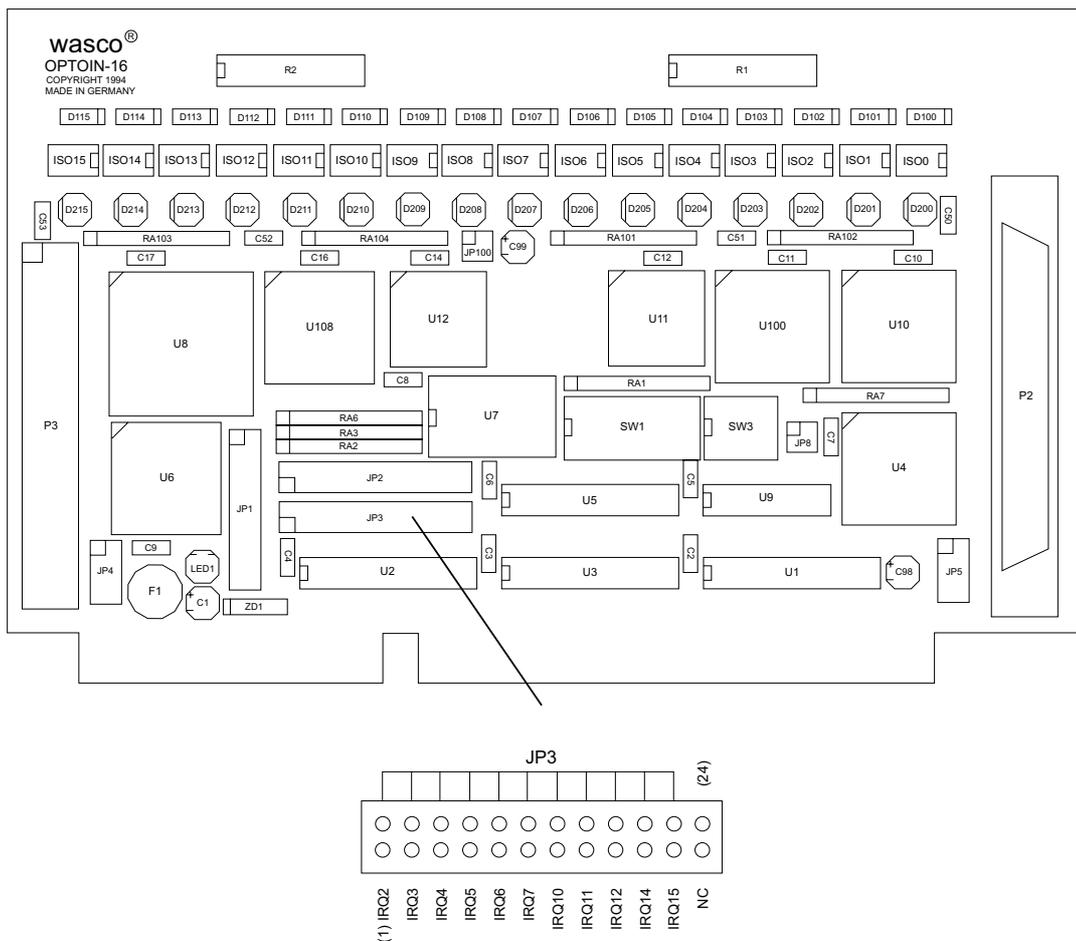
SW3-4	IR0	IR1	IR2	IR3	IR4	IR5	IR6	IR7
ON	OUT	IN01	IN02	IN03	IN04	IN05	IN06	IN07
OFF	IN00	IN01	IN02	IN03	IN04	IN05	IN06	IN07

## Auswahl des zu bedienenden Rechner-IRQ's

Die Auswahl des zu bedienenden IRQ-Eingangs des Rechners erfolgt über die Jumperstellung von JP3 auf der Platine.

Bitte beachten Sie:

An JP3 darf nur ein Jumper gesteckt sein !



Jumperblock JP3 (NC = not connected)

Es darf ausschließlich einer derjenigen IRQ-Eingänge des Rechners gewählt werden, der aufgrund der Hardware-Konfiguration des PC's noch mit keiner Funktion bedacht wurde.

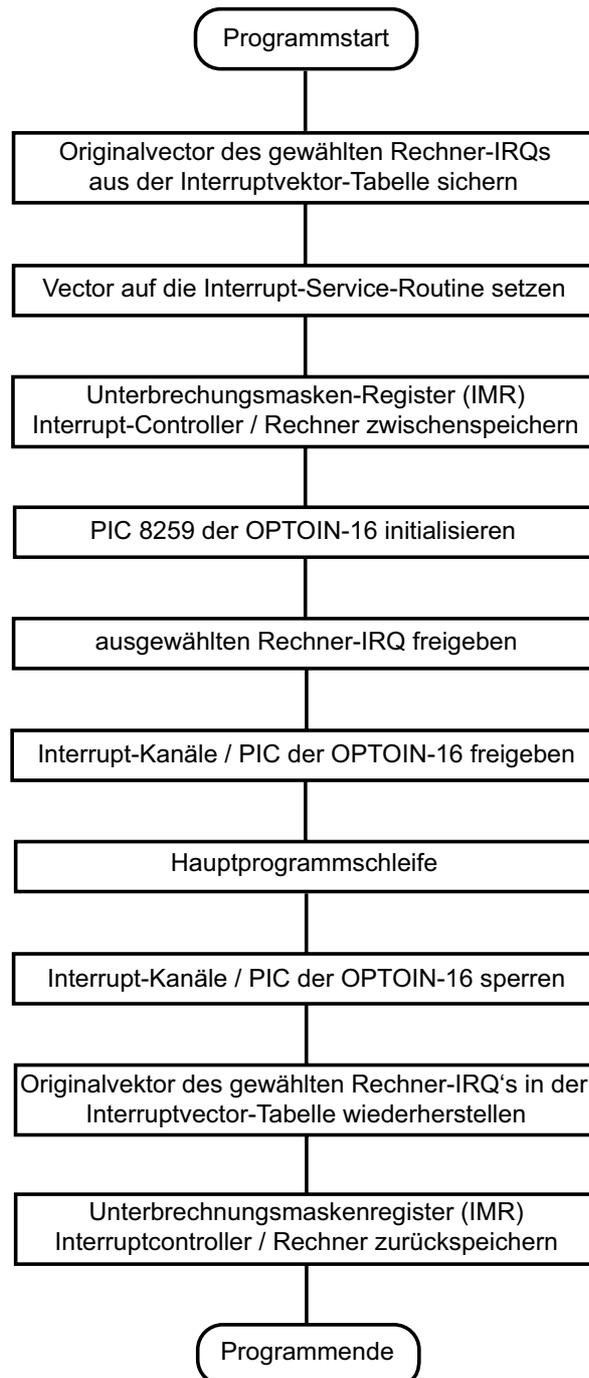
Oft ist dies bei IRQ3 / serielle Zusatzschnittstelle der Fall. In der folgenden Tabelle sind die Funktionen der Hardware-Interrupts von XT- und AT-kompatiblen Rechnern dargestellt.

Eingang	INT-Nr.	Funktion
IRQ2	0AH	Grafikkarte (XT), 2ter 8259 (AT)
IRQ3	0BH	2. serielle Schnittstelle
IRQ4	0CH	1. serielle Schnittstelle
IRQ5	0DH	Festplatten-Controller (XT), 2. parallele Schnittstelle (AT)
IRQ6	0EH	Disketten-Controller (XT), Disketten- /Festplatten-Controller (AT)
IRQ7	0FH	1. parallele Schnittstelle
IRQ10	72H	reserviert (nur AT)
IRQ11	73H	reserviert (nur AT)
IRQ12	74H	reserviert (nur AT)
IRQ14	76H	Festplatten-Controller (nur AT)
IRQ15	77H	reserviert (nur AT)

### 3.7.1.2 Grundlegendes zur Interrupt-Programmierung mit der OPTOIN-16<sub>EXTENDED</sub>

In diesem Kapitel wird auf einige von der Programmiersprache unabhängige Einzelheiten der Interrupt-Programmierung eingegangen. Sprachenspezifische Erläuterungen können Sie den Beispielprogrammen entnehmen. Bezüglich der allgemeinen Problematik bei der Interrupt-Programmierung verweisen wir auf die Handbücher der jeweiligen Compiler bzw. Interpreter.

Programme zur Nutzung der Interrupt-Eingänge der OPTOIN-16 sollten an die in voriger Tabelle dargestellten Ablauf-Struktur angelehnt sein:



### Vektor auf die Interrupt-Service-Routine

Nach seiner Initialisierung (siehe Kapitel 3.7.1.3) leitet der Interrupt-Controller der OPTOIN-16<sub>EXTENDED</sub> die an seinen Eingängen anliegenden Interrupt-Anforderungen an den mittels Jumper JP3 ausgewählten Rechner-IRQ-Eingang weiter. Über den (oder die) Interrupt-Controller des Rechners wird die Anforderung an die CPU weitergeleitet. In der Interrupt-Tabelle des Systemspeichers befindet sich an der Stelle des zur Bedienung ausgewählten Interrupts ein Vektor, der auf die Interrupt-Service-Routine zeigt.

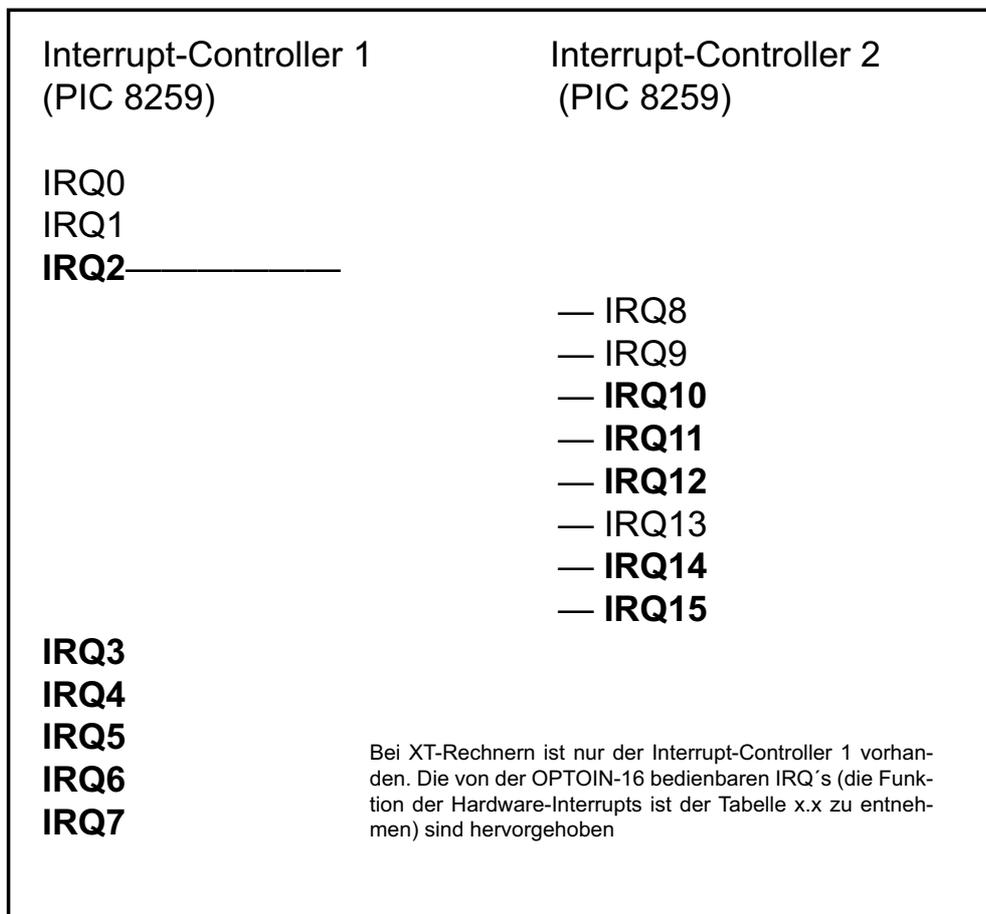
<b>Eingang</b>	<b>INT-Nr.</b>	<b>Adresse</b>
IRQ2	0AH	028 - 02B
IRQ3	0BH	02C - 02F
IRQ4	0CH	030 - 033
IRQ5	0DH	034 - 037
IRQ6	0EH	038 - 03B
IRQ7	0FH	03C - 03F
IRQ10	72H	1C8 - 1CB
IRQ11	73H	1CC - 1CF
IRQ12	74H	1D0 - 1D3
IRQ14	76H	1D4 - 1D8
IRQ15	77H	1DC - 1DF

Wird beispielsweise IRQ3 des Rechners als zu bedienender Eingang gewählt, so muss sich in den Speicherzellen mit den Adressen 02C-02F ein Zeiger auf die vom Anwender definierte Interrupt-Service-Routine, die bei Interrupt-Anforderungen am PIC der OPTOIN-16<sub>EXTENDED</sub> angesprochen werden soll, befinden. Während des Programmablaufes muss also vor der Freigabe der Interrupteingänge der Vektor auf die I-S-Routine gesetzt werden.

### Freigabe des Rechner-IRQ's

Da die Unterbrechungsanforderungen über den (oder die) Interrupt-Controller des Rechners weitergeleitet werden, muss auch dafür gesorgt werden, dass der Interrupt-Eingang des Rechner-PIC's freigegeben ist.

Üblicherweise haben die Interrupt-Controller der PC's folgende Belegung:



Die Freigabe des gewünschten Rechner-IRQ's erfolgt durch Ausblenden („0“-Setzen) des betreffenden Masken-Bits im Unterbrechungs-Anforderungs-Register (IMR) des betreffenden Interrupt-Controllers.

Inhalt des IMR-Register von PIC1 :

M_IRQ7	M_IRQ6	M_IRQ5	M_IRQ4	M_IRQ3	M_IRQ2	M_IRQ1	M_IRQ0
--------	--------	--------	--------	--------	--------	--------	--------

Inhalt des IMR-Register von PIC2 :

M_IRQ15	M_IRQ14	M_IRQ13	M_IRQ12	M_IRQ11	M_IRQ10	M_IRQ9	M_IRQ8
---------	---------	---------	---------	---------	---------	--------	--------

Die IMR-Register der Rechner-PIC's haben folgende Port-Adressen:

Interrupt-Controller 1 : 021H

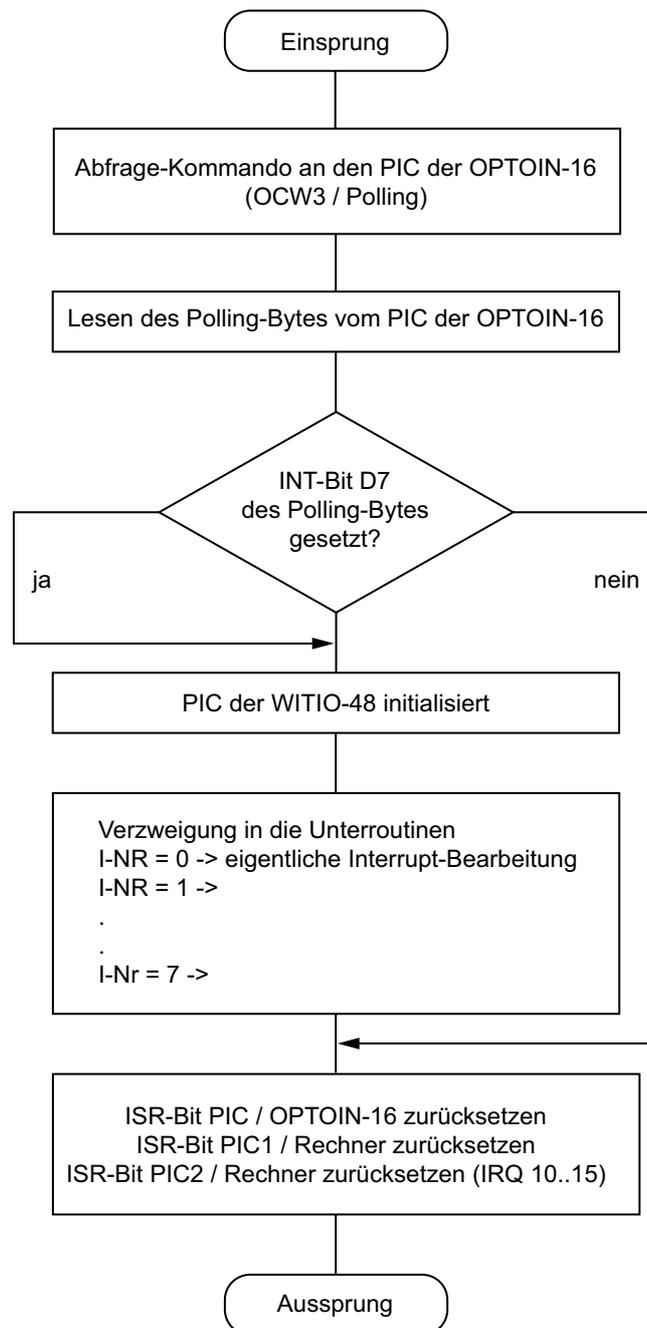
Interrupt-Controller 2 : 0A1H

Die Freigabe von IRQ3 erreicht man beispielsweise durch:

```
pic1_imr := port[$21];
port[$21]:=pic1_imr and $F7;
```

## Interrupt-Service-Routine

Interrupt-Service-Routinen für die OPTOIN-16<sub>EXTENDED</sub> sollten wie folgt aufgebaut sein:



Das Abfrage-Kommando, das Format des Polling-Bytes sowie das Rücksetzen des ISR-Bits des PIC der OPTOIN-16 sind im nächsten Kapitel beschrieben.

Das Rücksetzen der ISR-Bits der Rechner-PIC's erfolgt durch EOI-Kommandos an folgende Port-Adressen :

Interrupt-Controller 1 : 020H  
Interrupt-Controller 2 : 0A0H

Das ISR-Bit von PIC2 des Rechners muss selbstverständlich nur dann zurückgesetzt werden, falls IRQ 10,11,12,14 oder 15 bedient wird.

Beispiel:           gewählter IRQ : IRQ15

port[\$20] := \$20;-> ISR-Bit von PIC1 zurückgesetzt  
port[\$A0] := \$20;-> ISR-Bit von PIC2 zurückgesetzt

### 3.7.1.3 Programmierung des PIC 8259 der OPTOIN-16<sub>EXTENDED</sub>

In diesem Kapitel werden die wichtigsten (für die OPTOIN-16<sub>EXTENDED</sub> sinnvollen) Initialisierungs- und Steuer-Kommandos des PIC 8259 beschrieben. Die Formatangaben der Steuerworte sind zur besseren Übersichtlichkeit teilweise in einer reduzierten Form angegeben. Dem beiliegenden Anhang B können weitere Einzelheiten der vielfältigen Möglichkeiten des Controller-Bausteins entnommen werden.

Der PIC 8259 übernimmt 2 Arten von Kommandoworten:

- Initialisierungsworte (ICW's)
- Steuerworte (OCW's)

Die ICW's bzw. OCW's werden dem PIC 8259 der Interfacekarte OPTOIN-16<sub>EXTENDED</sub> mit Hilfe von Port-Befehlen über die (in Kapitel 3.2.3 beschriebenen) I/O-Adressen übermittelt.

Die einzelnen Initialisierungs- bzw. Steuerworte sind an folgende Port-adressen zu schicken:

ICW1	->	Port[PIC-IRR-ISR]	(->	Basisadresse + 0CH )
ICW2	->	Port[PIC-IMR]	(->	Basisadresse + 0DH )
ICW4	->	Port[PIC-IMR]	(->	Basisadresse + 0DH )
OCW1	->	Port[PIC-IMR]	(->	Basisadresse + 0DH )
OCW2	->	Port[PIC-IRR-ISR]	(->	Basisadresse + 0CH )
OCW3	->	Port[PIC-IRR-ISR]	(->	Basisadresse + 0CH )

### Initialisierung des PIC 8259

Vor seinem Einsatz als Interrupt-Controller muss der PIC 8259 der OPTOIN-16 durch zwei aufeinanderfolgende ICW's (ICW1 und ICW2) initialisiert werden.

#### ICW1 :

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	1	LTIM	0	1	0

Das Bit LTIM (Level Trigger Mode) legt fest, ob die Interruptauslösung durch die steigende Flanke ( LTIM = 0 ) oder den High-Pegel ( LTIM = 1 ) eines Signales an den Eingängen IR0 .. IR7 ausgelöst wird.

Flanken-Triggerung      -> ICW1 = 012H

In dieser Betriebsart wird eine Unterbrechungs-Anforderung durch einen negativen Impuls (typisch > 100 ns) oder durch eine ansteigende Flanke mit anschließendem H-Pegel bis zur Quittung durch den Prozessor generiert.

Pegel-Triggerung:      -> ICW1 = 019H

In der Betriebsart „pegelgetriggert“ ist keine Flanke erforderlich; die IR-Eingänge des PIC's reagieren hierbei auf einen H-Pegel.

**ICW2 :            ICW2 = 0**

ICW2 signalisiert dem PIC 8259 der OPTOIN-16 lediglich den Abschluss der Initialisierung und hat ansonsten keine weitere Bedeutung.

Nach seiner Initialisierung befindet sich der Interrupt-Controller in der Betriebsart „Fully Nested Mode“. In dieser Betriebsart sind die Unterbrechungsanforderungen einer festen Priorität zugeordnet. Dabei hat die Interrupt-Quelle am Eingang IR0 die höchste Priorität und die an IR7 die niedrigste.

Die Zuordnung der Priorität kann aber während des Programmablaufes durch geeignete OCW 2 (siehe weiter unten) geändert werden.

## Steuerung des PIC 8259

Nach seiner Initialisierung erfolgt die Steuerung des PIC 8259 durch die OCW's 1, 2 und 3 .

### OCW1 :

D7	D6	D5	D4	D3	D2	D1	D0
M7	M6	M5	M4	M3	M2	M1	M0

Mit Hilfe von OCW1 können einzelne Interrupt-Eingänge deaktiviert („maskiert“) werden, je nachdem, welche der Bits M0 bis M7 auf logisch „1“ gesetzt sind.

OCW1 = 01H sperrt beispielsweise die Leitung IR0.

### OCW2 :

D7	D6	D5	D4	D3	D2	D1	D0
0	SEOI	1	0	0	L2	L1	L0

Das Steuerwort OCW2 ist bei der OPTOIN-16<sub>EXTENDED</sub> zum Rücksetzen des ISR-Bits des gerade bearbeiteten Interrupts am Ende der Interrupt-Service-Routine notwendig.

Die ersten beiden hier erläuterten OCW2 sind reine EOI (End Of Interrupt) - Kommandos.

### Non Specific EOI-Command

OCW2 =	<b>D7</b>	<b>D6</b>	<b>D5</b>	<b>D4</b>	<b>D3</b>	<b>D2</b>	<b>D1</b>	<b>D0</b>
	0	0	1	0	0	X	X	X

x = beliebig

(OCW2 = 020H)

Dieses OCW2 bewirkt, dass derjenige Interrupt im PIC zurückgesetzt wird, der als letzter an die CPU weitergeleitet wurde.

### Specific EOI-Command

OCW2 =	<b>D7</b>	<b>D6</b>	<b>D5</b>	<b>D4</b>	<b>D3</b>	<b>D2</b>	<b>D1</b>	<b>D0</b>
	0	0	1	0	0	L2	L1	L0

Hiermit wird der in L0 bis L2 zu spezifizierende Interrupt zurückgesetzt.

<u>L2</u>	<u>L1</u>	<u>L0</u>	<u>Interrupt:</u>
0	0	0	IR0
0	0	1	IR1
0	1	0	IR2
0	1	1	IR3
1	0	0	IR4
1	0	1	IR5
1	1	0	IR6
1	1	1	IR7

Die nächsten beiden OCW's sind ebenfalls als EOI-Kommandos ausgelegt und regeln zusätzlich die Prioritäten der Interrupt-Quellen an den IR-Eingängen.

**Automatic Rotation  
(Rotate on Non-Specific EOI-Command)**

R = 1

OCW2 =

D7	D6	D5	D4	D3	D2	D1	D0
1	0	1	0	0	X	X	X

x = beliebig

(OCW2 = 0A0H)

Die Ausgabe dieses OCW's veranlasst, dass der Interrupt, der der CPU zuletzt weitergeleitet wurde, rückgesetzt wird und die niedrigste Priorität erhält. Die Priorität kann sich also von Interrupt zu Interrupt ändern. Diesen Modus wählt man, wenn man gleichberechtigte Interrupt-Quellen hat, die in einer bestimmten zeitlichen Abfolge alle registriert werden sollen.

**Specific Rotation  
(Rotate on Specific EOI-Command)**

R = 1

SEOI = 1

OCW2 =

D7	D6	D5	D4	D3	D2	D1	D0
1	1	1	0	0	L2	L1	L0

Hiermit wird der in L0 bis L2 zu spezifizierende Interrupt zurückgesetzt und erhält die niedrigste Priorität. Diese ändert sich erst wieder nach einem anderen OCW2 - OCW4 bzw. nach einer erneuten Initialisierung.

<u>L2</u>	<u>L1</u>	<u>L0</u>	<u>Interrupt:</u>
0	0	0	IR0
0	0	1	IR1
0	1	0	IR2
0	1	1	IR3
1	0	0	IR4
1	0	1	IR5
1	1	0	IR6
1	1	1	IR7

**OCW3 :**

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	P	0	0

Das Steuerwort OCW3 dient bei der OPTOIN-16<sub>EXTENDED</sub> zur Ausgabe des Polling-Kommandos am Anfang der Interrupt-Service-Routine.

**Polling Command**

P = 1

**OCW3 =**

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	1	1	0	0

(OCW3 = 0CH)

Der PIC 8259 behandelt den nächsten Lesevorgang als Unterbrechungsquittung, setzt das entsprechende ISR-Flipflop, wenn eine Anforderung vorliegt und bestimmt die Prioritätsebene. Im Pollingbetrieb muss dieses OCW3 vor jedem Lesen ausgegeben werden.

Durch das Lesen von der Portadresse des IRR-ISR-Registers ( -> Basisadresse + 0CH ) erhält man vom PIC als Antwort ein Polling-Byte mit folgendem Format:

Polling-Byte:

D7	D6	D5	D4	D3	D2	D1	D0
INT	X	X	X	X	W2	W1	W0

Ist INT = 0, so war die Unterbrechungsanforderung zu kurz! Der PIC gibt dann gleichzeitig W2=W1=W0 = 1 aus.

Ist INT = 1, so liegt eine Unterbrechungsanforderung vor. Mittels W2,W1 und W0 erhält man den BCD-Code der höchsten unterbrechungsanfordernden Ebene.

<u>W2</u>	<u>W1</u>	<u>W0</u>	<u>Interrupt an:</u>
0	0	0	IR0
0	0	1	IR1
0	1	0	IR2
0	1	1	IR3
1	0	0	IR4
1	0	1	IR5
1	1	0	IR6
1	1	1	IR7

### Prioritäten-Regelungen

Zu den Prioritäten-Regelungen muss noch gesagt werden, dass, solange eine höherpriore Interrupt-Anfrage vorliegt, ein in der Priorität darunterliegender Interrupt nicht bearbeitet wird. Normalerweise wird die Abarbeitung einer Interrupt-Routine von einem höherprioren Interrupt ebenfalls nicht unterbrochen, da beim Einsprung in die Interrupt-Bearbeitung das Interrupt-Flag im Statusregister der CPU zurückgesetzt wird. Durch Setzen des Interrupt-Flags innerhalb der Interrupt-Service-Routinen können diese jedoch unterbrechbar gemacht werden.

Setzen des Interrupt-Flags:

Assembler : STI  
Turbo-Pascal : inline(\$FA);  
C : enable();

Rück-Setzen des Interrupt-Flags:

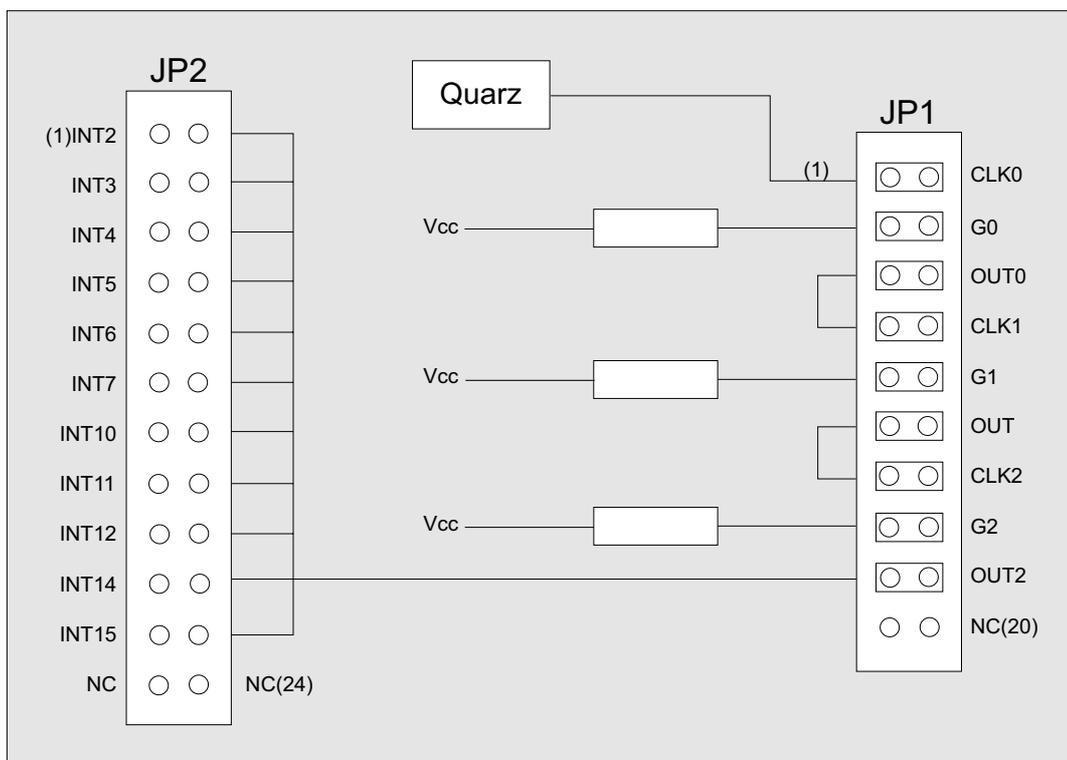
Assembler : CLI  
Turbo-Pascal : inline(\$FB);  
C : disable();

Hierbei ist jedoch darauf zu achten, dass unterbrechbare I-S-Routinen nur mit spezifischen EOI-Kommandos beendet werden dürfen, da sonst eventuell das falsche ISR-Bit zurückgesetzt wird. Desweiteren darf das Interrupt-Flag erst nach dem Polling-Kommando und dem Zwischenspeichern des Polling-Bytes (in eine lokale Variable!) gesetzt werden, da die Interrupt-Bearbeitung ansonsten gehörig durcheinanderkommt.

### 3.7.2 Zeitgesteuerte Interruptauslösungen durch den Timerbaustein 8254

#### 3.7.2.1 Grundeinstellungen

Falls der Timer 8254 zur Generierung von zeitgesteuerten Interruptauslösungen benutzt werden soll, sind die Jumper 1-2 bis 17-18 vom Jumperblock JP1 zu setzen. Dem Timer 0 wird dadurch der Takt der Quarzeitbasis zugeführt. Der Ausgang von Timer 0 wird an den Eingang des Timer 1 gelegt und dessen Ausgang an den Eingang von Timer 2.



**Bitte beachten Sie:**  
**An JP2 darf nur ein Jumper gesteckt sein!**

Über den Jumperblock JP2 kann der Ausgang von Timer 2 (OUT2) an einen IRQ-Eingang des Rechners gelegt werden. Je nach Anwendung kann der Ausgang von Timer 2 aber auch mit dem Interrupt-Controller (mit SW3-4 = ON) verbunden werden.

Zu beachten ist, dass durch die Jumperblöcke JP2 und JP3 nicht der gleiche IRQ belegt sein darf!

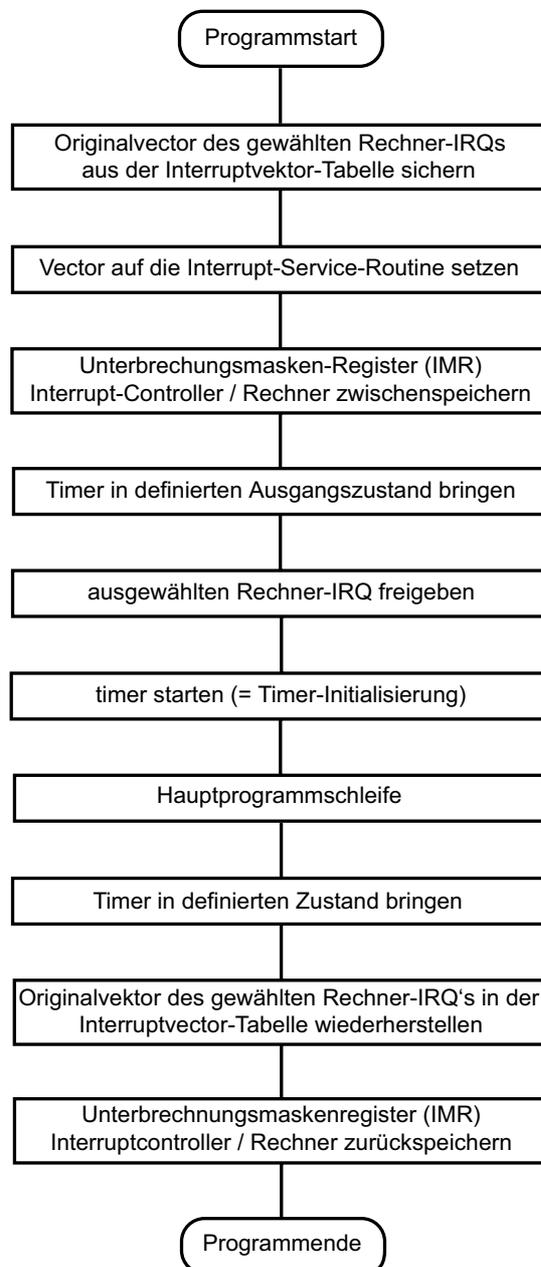
Es darf ausschließlich einer derjenigen IRQ-Eingänge des Rechners gewählt werden, der aufgrund der Hardware-Konfiguration des PC's noch mit keiner Funktion bedacht wurde.

Oft ist dies bei IRQ3 / serielle Zusatzschnittstelle der Fall. In der folgenden Tabelle sind die Funktionen der Hardware-Interrupts von XT- und AT-kompatiblen Rechnern dargestellt

Eingang	INT-Nr.	Funktion
IRQ2	0AH	Grafikkarte (XT), 2ter 8259 (AT)
IRQ3	0BH	2. serielle Schnittstelle
IRQ4	0CH	1. serielle Schnittstelle
IRQ5	0DH	Festplatten-Controller (XT) 2. parallele Schnittstelle (AT)
IRQ6	0EH	Disketten-Controller (XT), Disketten- /Festplatten-Controller (AT)
IRQ7	0FH	1. parallele Schnittstelle
IRQ10	72H	reserviert (nur AT)
IRQ11	73H	reserviert (nur AT)
IRQ12	74H	reserviert (nur AT)
IRQ14	76H	Festplatten-Controller (nur AT)
IRQ15	77H	reserviert (nur AT)

### 3.7.2.2 Interrupt-Programmierung mit dem Timerbaustein 8254

Programme mit zeitgesteuerten Interruptauslösungen durch den Timerbaustein der OPTOIN-16 sollten an die in voriger Tabelle dargestellten Ablaufstruktur angelehnt sein:



### Vektor auf die Interrupt-Service-Routine

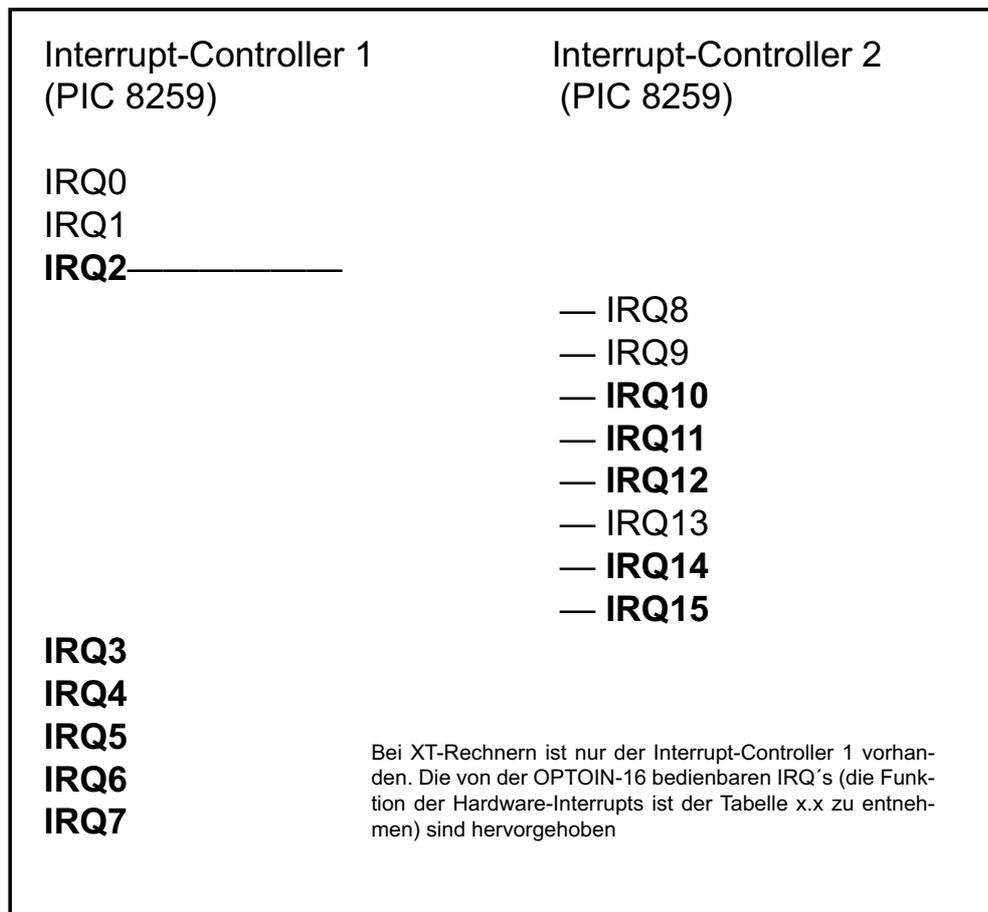
Nach seinem Start erzeugt der Timerbaustein an dem mittels Jumper JP2 ausgewählten Rechner-IRQ-Eingang Interrupt-Anforderungen. Diese werden über den (oder die) Interrupt-Controller des Rechners an die CPU weitergeleitet. In der Interrupt-Tabelle des Systemspeichers befindet sich an der Stelle des zur Bedienung ausgewählten Interrupts ein Vektor, der auf die Interrupt-Service-Routine zeigt.

Eingang	INT-Nr.	Funktion
IRQ2	0AH	Grafikkarte (XT), 2ter 8259 (AT)
IRQ3	0BH	2. serielle Schnittstelle
IRQ4	0CH	1. serielle Schnittstelle
IRQ5	0DH	Festplatten-Controller (XT, 2. parallele Schnittstelle (AT)
IRQ6	0EH	Disketten-Controller (XT), Disketten-/Festplatten-Controller (AT)
IRQ7	0FH	1. parallele Schnittstelle
IRQ10	72H	reserviert (nur AT)
IRQ11	73H	reserviert (nur AT)
IRQ12	74H	reserviert (nur AT)
IRQ14	76H	Festplatten-Controller (nur AT)
IRQ15	77H	reserviert (nur AT)

Wird beispielsweise IRQ3 des Rechners als zu bedienender Eingang gewählt, so muss sich in den Speicherzellen mit den Adressen 02C-02F ein Zeiger auf die vom Anwender definierte Interrupt-Service-Routine, die bei Interrupt-Anforderungen durch den Timer angesprungen werden soll, befinden. Während des Programmablaufes muss also vor dem Start des Timers der Vektor auf die I-S-Routine gesetzt werden.

## Freigabe des Rechner-IRQ's

Da die Unterbrechungsanforderungen über den (oder die) Interrupt-Controller des Rechners weitergeleitet werden, muss auch dafür gesorgt werden, dass der Interrupt-Eingang des Rechner-PIC's freigegeben ist. Üblicherweise haben die Interrupt-Controller der PC's folgende Belegung:



Die Freigabe des gewünschten Rechner-IRQ's erfolgt durch Ausblenden („0“-Setzen) des betreffenden Masken-Bits im Unterbrechungs-Anforderungs-Register (IMR) des betreffenden Interrupt-Controllers.

Inhalt des IMR-Register von PIC1 :

M_IRQ7	M_IRQ6	M_IRQ5	M_IRQ4	M_IRQ3	M_IRQ2	M_IRQ1	M_IRQ0
--------	--------	--------	--------	--------	--------	--------	--------

Inhalt des IMR-Register von PIC2 :

M_IRQ15	M_IRQ14	M_IRQ13	M_IRQ12	M_IRQ11	M_IRQ10	M_IRQ9	M_IRQ8
---------	---------	---------	---------	---------	---------	--------	--------

Die IMR-Register der Rechner-PIC´s haben folgende Port-Adressen:

Interrupt-Controller 1 : 021H

Interrupt-Controller 2 : 0A1H

Die Freigabe von IRQ3 erreicht man beispielsweise durch:

```
pic1_imr := port[$21];
port[$21]:=pic1_imr and $F7;
```

## Programmierung des Timerbausteins 8254

Im folgenden werden anhand von Beispielen die für Interruptauslösungen notwendigen Initialisierungs- und Steuer-Kommandos des 8254 behandelt. Für weitergehende Informationen sei auf Anhang C verwiesen.

Zur Interruptauslösung über einen IRQ-Eingang des Rechners benötigt man üblicherweise einen negativen Impuls. Für die zeitgesteuerten Interruptauslösungen erzeugt man deshalb über die in Kapitel 3.7.2.1 dargestellte Serienschaltung der drei Timer des 8254 aus dem Oszillatortakt (4 MHz) ein periodisches Rechtecksignal mit einem negativen Impuls. Die eigentlichen Interruptanforderungen erfolgen durch die ansteigenden Flanken des Signals.

Zur Erzeugung des Rechtecksignals wählt man beispielsweise folgende Betriebsarten:

- Timer 0 : Betriebsart 3 (Rechteckgenerator)
- Timer 1 : Betriebsart 3 (Rechteckgenerator)
- Timer 2 : Betriebsart 2 (Teiler durch N)

Der Ausgang von Timer 2 geht für eine Periode des Eingangstaktes auf L-Pegel. Erzeugt man nun mit Timer 0 und Timer 1 aus dem 4MHz-Takt ein Rechtecksignal mit einer Periodendauer von 5  $\mu$ s, so erhält man (abhängig vom Zähleranfangswert) an OUT2 periodisch einen negativen Impuls von 5  $\mu$ s Dauer. Ist z.B. der Zähleranfangswert = 20, so erhält man den Impuls im Abstand von 100  $\mu$ s.

## Beispiel für Turbo-Pascal:

```

procedure init_timer;

begin
  port[TIMER_CONT] := $36;      { Steuerwort -> Zähler 0 / Betriebsart 3 }
  port[TIMER_CONT] := $76;      { Steuerwort -> Zähler 1 / Betriebsart 3 }
  port[TIMER_CONT] := $B4;      { Steuerwort -> Zähler 2 / Betriebsart 2 }
  port[TIMER_0] := $04;
  port[TIMER_0] := $00;         { OUT0 = Rechtecksignal mit delta_t = 1 µs }
  port[TIMER_1] := $05;
  port[TIMER_1] := $00;         { OUT1 = Rechtecksignal mit delta_t = 5 µs }
  port[TIMER_2] := $14;
  port[TIMER_2] := $00;         { OUT2 : alle 100 µs ein negativer Impuls mit
                                delta_t = 5 µs }
end;

```

Um den Timer in einen definierten Ausgangs-/End-Zustand zu bringen, wählt man am besten die Betriebsart 4 und den Zähleranfangswert 1 für jeden der drei Timer. Die Ausgänge OUT0, OUT1 und OUT2 gehen hierdurch auf H-Pegel.

```

procedure stop_timer;

begin
  port[TIMER_CONT] := $38;      { Steuerwort -> Zähler 0 / Betriebsart 4 }
  port[TIMER_CONT] := $78;      { Steuerwort -> Zähler 1 / Betriebsart 4 }
  port[TIMER_CONT] := $B8;      { Steuerwort -> Zähler 2 / Betriebsart 4 }
  port[TIMER_0] := $01;
  port[TIMER_0] := $00;         { OUT0 -> HIGH }
  port[TIMER_1] := $01;
  port[TIMER_1] := $00;         { OUT0 -> HIGH }
  port[TIMER_2] := $01;
  port[TIMER_2] := $00;         { OUT0 -> HIGH }
end;

```

Vollständige Beispielprogramme zur Interrupt-Programmierung finden Sie auf dem mitgelieferten Datenträger.

## 4. Programmierung

Um Ihnen das Programmieren der Industrial Control Interface Card OPTOIN-16<sub>EXTENDED</sub> zu erleichtern, haben wir für Sie Beispielprogramme in GW-Basic, Power-Basic, Quick-Basic, Turbo-C und Turbo-Pascal erstellt. Die Programme sind mit Erklärungen versehen, so dass Sie das Ansprechen der Interfacebausteine nachvollziehen können. Diese Beispielprogramme finden Sie im Quellcode in den entsprechenden Unterdirectories auf dem beiliegenden Datenträger.

### Directory:

TP	-Programme in Turbo-Pascal
TC	-Programme in Turbo-C
GWBasic	-Programme in GW-Basic
PBasic	-Programme in PowerBasic
QBasic	-Programme in Quick-Basic
COM	-Speicherres. COM-File

Außerdem ist die aktuelle Software dieser Karte auch im Internet in der Web-Site <http://www.wasco.de> zum Download verfügbar.

### **Vorsicht:**

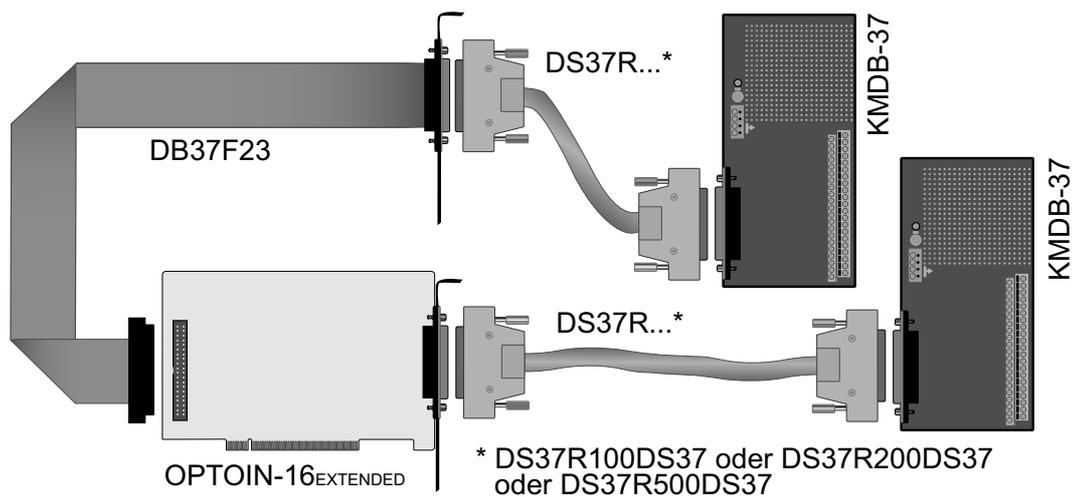
Um unnötige Rechnerabstürze zu vermeiden, sollten Sie die Erklärungen zu den jeweiligen Programmen vor dem Programmstart aufmerksam durchlesen. Dies gilt insbesondere für die Interruptroutinen und die COM-Treiber.

## 5. Zubehör

### 5.1 Passendes **wasco®**-Zubehör

Anschlusssteile	EDV-Nr.
DB37F23 Steckerverlegungs-Set	A-1975
KMDB-37 Klemm-Modul	A-2046
DS37R100 Anschlussleitung	A-199802
DS37R100DS37 Verbindungsleitung	A-202200
DS37R200DS37 Verbindungsleitung	A-202400
DS37R500DS37 Verbindungsleitung	A-202800

### 5.2 Anschlusstechnik (Anwendungsbeispiel)



### 5.3 Einzelkomponenten zur Eigenkonfektionierung

<b>Einzelkomponenten</b>	<b>EDV-Nr.</b>
DSS37L D-Sub-Stecker 37pol. für Lötanschluss	A-5506
DSH37L D-Sub-Haube 37pol. Stecker (Lötanschluss)	A-5586
DSS37F D-Sub-Stecker 37pol. für Flachbandleitung	A-5526
DSB37F D-Sub-Buchse 37pol. für Flachbandleitung	A-5566
DA37I Slotblech mit Ausschnitt für 37pol. Stecker/Buchse	A-5754
PBZ40F Pfostenbuchse 40pol. für Flachbandleitung	A-5642
FBL37 Flachbandleitung 37pol.	A-5718
FBL40 Flachbandleitung 40pol.	A-5720

## 6. Fehlersuche

Im folgenden finden Sie eine kurze Zusammenstellung der häufigsten, bekannten Fehlerursachen, die während der Inbetriebnahme oder während der Arbeit mit der OPTOIN-16<sub>EXTENDED</sub> auftauchen können.

Prüfen Sie bitte zunächst folgende Punkte, bevor Sie mit Ihren Händler Kontakt aufnehmen, denn wir hoffen, dass sich damit bereits der größte Teil Ihrer Probleme lösen lässt.

1. Sitzt die OPTOIN-16<sub>EXTENDED</sub> richtig in der Steckverbindung?
2. Ist die Basisadresse, der OPTOIN-16<sub>EXTENDED</sub> richtig eingestellt?
3. Wurden die Adressen in der Software an die Basisadresse, der OPTOIN-16<sub>EXTENDED</sub> angepasst?
4. Liegen andere Interfacekarten auf den gleichen Adressbereich?
5. Hat die Miniatursicherung (F1) der OPTOIN-16<sub>EXTENDED</sub> angesprochen?
6. Sind alle Kabelverbindungen in Ordnung?
7. Wurde die neueste Treiberversion des **wasco**<sup>®</sup> Treibers installiert?  
Updates finden Sie unter: <http://www.messcomp.com>  
<http://www.wasco.de>

## 7. Technische Daten

### Digitale Eingänge über Optokoppler

Optokoppler: 16 \* PC900V  
16 Kanäle, galvanisch getrennt  
8 Kanäle als Interrupteingänge verwendbar  
Galvanische Trennung auch zwischen den einzelnen Kanälen mit zwei separaten Anschlüssen für jeden Kanal  
Zwei Eingangsspannungsbereiche durch beiliegende, steckbar angebrachte Widerstandsarrays wählbar:  
R = 4,7 k $\Omega$ : high = 8..30 Volt  
low = 0..4 Volt  
R = 1,0 k $\Omega$ : high = 2,2..15 Volt  
low = 0..1,5 Volt  
Eingangsfrequenz: max. 10 kHz

### Statusanzeige

16 LEDs, über Jumper zu/abschaltbar

### Interruptcontroller

Baustein: 8259A oder 71059  
8 programmierbare Kanäle  
Übergabe der Interrupts auf IRQ2 bis IRQ7 des Rechners mit Jumper wählbar

### Digitale Ein/Ausgänge TTL

Bausteine: 8255 oder 71055  
Kanäle: 24, TTL-kompatibel  
Port A und B in 8-Bit-Gruppen, Port C in einer 8-Bit-Gruppe oder in zwei 4-Bit-Gruppen als Ein- oder Ausgänge programmierbar

### Timer

Baustein: 8254 oder 71054  
3 \* 16 Bit Abwärtszähler  
Zählfrequenz: max. 8 MHz  
Zeitabhängige Interruptauslösungen  
Takt vom Quarzoszillator

### Quarzoszillator

4 MHz

**Waitstategenerator**

Waitstate 4, 8, 16 über Dip-Schalter einstellbar

**Anschlussstecker**

1 \* 37polige D-Sub-Buchse

1 \* 40poliger Pfostenstecker

**Sicherung**

+ 5 V      1 A Miniatursicherung F1

**Stromverbrauch**

+ 5 V      typ. 400 mA

**Sonstige technische Daten**

Abmessungen: 170 mm x 100 mm (l x h)

Platinenaufbau: 4lagige Multilayer-Platine

Sicherung für Spannungsversorgung

LED zur Spannungskontrolle

Alle IC-Fassungen mit vergoldeten Kontakten

## **8. Produkthaftungsgesetz**

### **Hinweise zur Produkthaftung**

Das Produkthaftungsgesetz (ProdHaftG) regelt die Haftung des Herstellers für Schäden, die durch Fehler eines Produktes verursacht werden.

Die Verpflichtung zu Schadenersatz kann schon gegeben sein, wenn ein Produkt aufgrund der Form der Darbietung bei einem nichtgewerblichen Endverbraucher eine tatsächlich nicht vorhandene Vorstellung über die Sicherheit des Produktes erweckt, aber auch wenn damit zu rechnen ist, dass der Endverbraucher nicht die erforderlichen Vorschriften über die Sicherheit beachtet, die beim Umgang mit diesem Produkt einzuhalten wären.

Es muss daher stets nachweisbar sein, dass der nichtgewerbliche Endverbraucher mit den Sicherheitsregeln vertraut gemacht wurde.

Bitte weisen Sie daher im Interesse der Sicherheit Ihre nichtgewerblichen Abnehmer stets auf Folgendes hin:

### **Sicherheitsvorschriften**

Beim Umgang mit Produkten, die mit elektrischer Spannung in Berührung kommen, müssen die gültigen VDE-Vorschriften beachtet werden.

Besonders sei auf folgende Vorschriften hingewiesen:

VDE0100; VDE0550/0551; VDE0700; VDE0711; VDE0860.

Sie erhalten VDE-Vorschriften beim vde-Verlag GmbH, Bismarckstraße 33, 10625 Berlin.

- \* Vor Öffnen eines Gerätes den Netzstecker ziehen oder sicherstellen, dass das Gerät stromlos ist.
- \* Bauteile, Baugruppen oder Geräte dürfen nur in Betrieb genommen werden, wenn sie vorher in ein berührungssicheres Gehäuse eingebaut wurden. Während des Einbaus müssen sie stromlos sein.
- \* Werkzeuge dürfen an Geräten, Bauteilen oder Baugruppen nur benutzt werden, wenn sichergestellt ist, dass die Geräte von der Versorgungsspannung getrennt sind und elektrische Ladungen, die in im Gerät befindlichen Bauteilen gespeichert sind, vorher entladen wurden.
- \* Spannungsführende Kabel oder Leitungen, mit denen das Gerät, das Bauteil oder die Baugruppe verbunden sind, müssen stets auf Isolationsfehler oder Bruchstellen untersucht werden. Bei Feststellen eines Fehlers in der Zuleitung muss das Gerät unverzüglich aus dem Betrieb genommen werden, bis die defekte Leitung ausgewechselt worden ist.
- \* Bei Einsatz von Bauelementen oder Baugruppen muss stets auf die strikte Einhaltung der in der zugehörigen Beschreibung genannten Kenndaten für elektrische Größen hingewiesen werden.
- \* Wenn aus den vorgelegten Beschreibungen für den nichtgewerblichen Endverbraucher nicht eindeutig hervorgeht, welche elektrischen Kennwerte für ein Bauteil gelten, so muss stets ein Fachmann um Auskunft ersucht werden.

Im Übrigen unterliegt die Einhaltung von Bau und Sicherheitsvorschriften aller Art (VDE, TÜV, Berufsgenossenschaften usw.) dem Anwender/Käufer.

## 9. EG-Konformitätserklärung

Für das folgende Erzeugnis

**OPTOIN-16<sub>EXTENDED</sub>**  
**EDV-Nummer A-1284**

wird hiermit bestätigt, dass es den Anforderungen der betreffenden EG-Richtlinien entspricht. Bei Nichteinhaltung der im Handbuch angegebenen Vorschriften zum bestimmungsgemäßen Betrieb des Produktes verliert diese Erklärung Ihre Gültigkeit.

EN 55022 Klasse B  
IEC 801-2  
IEC 801-3  
IEC 801-4  
EN 50082-1  
EN 60555-2  
EN 60555-3

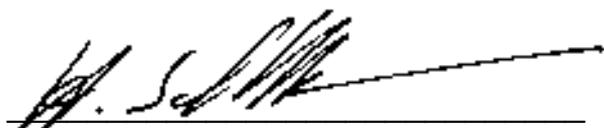
Diese Erklärung wird verantwortlich für den Hersteller

Messcomp Datentechnik GmbH  
Neudecker Str. 11  
83512 Wasserburg

abgegeben durch

Dipl.Ing.(FH) Hans Schnellhammer  
(Geschäftsführer)

Wasserburg, 07.06.2006



## Referenzsystem - Bestimmungsgemäßer Betrieb

Die PC-Erweiterungskarte ist ein nicht selbstständig betreibbares Gerät, dessen CE-Konformität nur bei gleichzeitiger Verwendung von zusätzlichen Computerkomponenten beurteilt werden kann.

Die Angaben zur CE-Konformität beziehen sich deshalb ausschließlich auf den bestimmungsgemäßen Einsatz der PC-Erweiterungskarte in folgendem Referenzsystem:

Schaltschrank:	Vero IMRAK3400	804-530061C 802-563424J 802-561589J
19" Gehäuse:	Vero PC-Gehäuse	145-010108L
19" Gehäuse	Zusatzelektronik	519-112111C
Motherboard:	passiv Vero	425-309911E
CPU-Board:	Advantech	PCA-6143P
Floppy-Controller:	auf CPU-Board	
Floppy	TEAC	FD-235HF
Grafikkarte:	Advantech	PCA-6443
Schnittstellen:	OPTOIN-16 <sub>EXTENDED</sub>	A-1284